

⑫ 公開特許公報 (A) 昭63-293965

⑬ Int.Cl.
H 01 L 23/52識別記号
A-8728-5F
B-8728-5F

⑭ 公開 昭和63年(1988)11月30日

審査請求 未請求 発明の数 2 (全10頁)

⑮ 発明の名称 半導体装置およびその製造方法

⑯ 特願 昭62-128286

⑰ 出願 昭62(1987)5月27日

⑱ 発明者 山田 健雄	東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内
⑲ 発明者 小林 徹	東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内
⑳ 発明者 奥谷 謙	東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内
㉑ 発明者 大塚 寛治	東京都青梅市今井2326番地 株式会社日立製作所デバイス開発センタ内
㉒ 出願人 株式会社日立製作所	東京都千代田区神田駿河台4丁目6番地
㉓ 代理人 弁理士 小川 勝男	外1名

最終頁に続く

明細書

1. 発明の名称

半導体装置およびその製造方法

2. 特許請求の範囲

1. 複数個のバンプ電極を有するLSIチップが、LSIチップの各バンプ電極間距離よりも大きな間隔距離を有する複数個のバンプ電極を有するLSIチップ搭載用配線基板にフェースダウンボンディングにより取り付けてなり、前記LSIチップの主裏面に前記配線基板とほぼ同程度の大きさである熱伝導板がLSIチップに重ね合わされてなり、前記LSIチップを取り囲むように前記配線基板と前記熱伝導板および樹脂によりLSIチップが封止されてなることを特徴とする半導体装置。
2. 热伝導板としては、SiCを主成分とする高伝熱性でかつ高絶縁性の材料からなるものを使用する特許請求の範囲第1項記載の半導体装置。
3. 热伝導板がLSIチップにろう材により固定されている特許請求の範囲第1項記載の半導体

装置。

4. 热伝導板がLSIチップと単に重ね合わされて接触されているものである特許請求の範囲第1項記載の半導体装置。
5. 封止用樹脂は、熱硬化性樹脂である特許請求の範囲第1項記載の半導体装置。
6. 封止用樹脂は、ゲル状の樹脂である特許請求の範囲第1項記載の半導体装置。
7. 複数個のバンプ電極を有するLSIチップの主裏面にはLSIチップの各バンプ電極間距離よりも大きな間隔距離を有する複数個のバンプ電極を有するLSIチップ搭載用配線基板がフェースダウンボンディングにより取り付けてなり、前記LSIチップの主裏面にはLSIチップよりも大きな表面積を有する熱伝導板が重ね合わされている半導体装置をマトリックス状に複数個、ピングリッドアレイ形式のパッケージ配線基板に取り付ける工程と前記半導体装置上面に熱伝導基板を介して冷却用ヒートシンクを重ね合わせ、前記パッケージ配線基板に前記ヒ

ートシンクを取り付けることにより前記半導体装置を気密封止する工程とを有する半導体装置の製造方法。

8. 热伝導基板はヒートシンクに少なくとも2個以上のスプリングを介して取り付けられているものである特許請求の範囲第7項記載の半導体装置の製造方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、半導体装置及びその製造方法、特にフリップチップ型LSIを搭載してなる半導体装置の放熱性の向上に適用して有効な技術である。

半導体装置の一つに、いわゆるフリップチップ型LSIチップ(半導体素子ベレット)を搭載してなるものがある。この半導体装置については、1980年1月15日、株式会社工業調査会発行「IC化実装技術」P81に説明されている。その概要は、搭載されている半導体ベレットが、その一主面である回路素子形成面に形成されているバンプ電極を介してベレット取付基板にフェース

導体装置であって、しかも高速動作と高実装密度の要求を満足すべき半導体装置の新規な構造が得られる。

ちなみに、現状のプローブ針による検査測定では隣接するプローブ針相互間隔が450μm程度必要としている。

本発明の目的は、半導体素子ベレットであるLSIチップを搭載してなる半導体装置であって、放熱性の良好な半導体装置およびその製造方法を提供することにある。

本発明の他の目的は、半導体素子ベレットであるLSIチップを搭載してなる半導体装置であって、プローブ針による検査ができしかも、放熱性の良好な半導体装置およびその製造方法を提供することにある。

本発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面からあきらかになるであろう。

〔問題点を解決するための手段〕

本願において開示される発明のうち代表的なも

ダウンポンディングされているものである。

〔発明が解決しようとする問題点〕

上記半導体装置においては、実装された半導体素子ベレットがそのベレット取付基板とバンプ電極を介してのみ接続されている。そのため、動作時に半導体素子ベレットに発生した熱の放熱経路は、上記バンプ電極を通してベレット取付基板に伝達するものに限られる。したがって、上記半導体装置では充分な放熱性を確保できないためその熱的信頼性に問題があることが本発明者により見出された。

また、コンピュータに組み込まれる半導体装置は、近年ますます高速動作と高実装密度のものが要求されてきている。この場合の論理LSIではピン数も速度に影響し、ピン数を多くして高速動作と高実装密度の要求を満足させようとしている。この場合多數のピン数に対応したLSIチップのバンプ電極間の距離はプローブ針による検査測定に対して限界に近づきつつある。このプローブ針による検査測定が可能なLSIチップを有する半

の概要を説明すれば、下記のとおりである。

すなわち、プローブ針接触による電気的信号の入出力ができる配線基板を用いてそれにLSIチップを搭載し、LSIチップよりも大きな面積を有する熱伝導板をLSIチップに重ね合わせたりあるいはろう材により取り付けてなるものである。

〔作用〕

上記した手段によれば、プローブ針接触による電気的信号の入出力を可能とし、検査、測定、動作試験等を行なうことができるものである。

〔実施例1〕

第1図は本発明による一実施例である半導体装置を示す概略断面図である。

本実施例の半導体装置1は、いわゆるチップキャリア型半導体装置である。すなわち、その裏面に半田からなるバンプ電極2が取付けられたムライト(セラミック)配線基板3にLSIチップ4が、バンプ電極5を介してフェースダウンボンディングされている。上記LSIチップ4の上面(電極非形成主面)には熱伝導性の良好なシリコ

ンカーバイド(SiC)基板6が金一錫(Au-Sn)合金からなるろう材7を介して熱伝導可能に接続されている。そして、上記半導体装置では、機械的強度向上等のために配線基板3とシリコンカーバイド基板6との間にエポキシ樹脂8が充填されてLSIチップが樹脂封止されている。

本実施例の半導体装置1は、半導体素子ベレット4の上面に熱伝導に優れたシリコンカーバイド基板6がベレット4よりも広い面積をもつ放熱用基板として取付けられているため、該基板6を通しての放熱が効率よく行なうことができる。なお、シリコンカーバイド基板6は、たとえば特開昭57-2591号公報に示される、シリコンカーバイド中に0.1～3.5重量%のペリリウムを含み、ホットプレスにより形成されたセラミックからなるものである。

これは、電気絶縁性、熱伝導性に優れ、シリコンに近い熱膨張係数を持ち、機械的強度が大きいという特性を備えているものである。

また、本実施例の半導体装置は、LSIチップ

4の状態ではプローブ針による検査測定が不可能なバンプ電極5の間隔距離のものであっても、プローブ針による検査測定ができるバンプ電極2の間隔距離とした配線基板3にLSIチップ4を取り付けているものである。すなわち、本実施例の半導体装置は、プローブ針検査における隣接するプローブ針間の間隔距離以下の隣接するバンプ電極5間の間隔距離のLSIチップ4であっても、隣接するバンプ電極5間の間隔距離よりも大きな離間距離をもって配置されたバンプ電極2を有する配線基板3にLSIチップ4を取り付けてなるものである。したがって、LSIチップ4の高速動作や高密度実装をはかってLSIチップの素子集積度を高め、バンプ電極5の数を増大し、隣接するバンプ電極5の間隔を極めて小さくして、たとえプローブ針検査ができない間隔以下のものにしたとしても、配線基板3によってプローブ針検査ができる半導体装置構造にしている。したがって、本実施例の半導体装置1は、LSIチップ4状態ではプローブ針によるLSIチップ4の電気

特性の検査、測定ができないバンプ電極5構造のものであっても、プローブ針によるLSIチップ4の電気特性の検査、測定が配線基板3にLSIチップ4を取り付けた構造であるため、極めて容易にできるものである。

さらに、本実施例の半導体装置1は、LSIチップ4を取り付けた配線基板3のパッド電極2にプローブ針を容易に接触させることができるために、このプローブ針を通して電気的信号をLSIチップ4に印加した状態での動作試験、高温高湿動作試験、高温動作寿命試験などの種々のエージングを行なうことができる。したがって、かかるエージングにより初期的な不良を取り除き、電気特性を安定化させた高信頼度の半導体装置を提供することができる。

さらにまた、本実施例の半導体装置は、できるだけ小さな表面積とした高集積度のLSIチップ4に、プローブ針による電気信号をバンプ電極2に印加できる大きさにした配線基板3に取り付けた造であるため、配線基板3の表面積はLSI

チップ4の表面積よりも大きなものとなっている。そして、この配線基板3の表面積に相当する表面積を有する伝熱部材6をLSIチップ4の裏面に取り付けたものである。したがって、伝熱部材6はLSIチップ4の表面積よりも大きな表面積を有するものとなり、熱放散性がそれだけ向上した構造のものである。換言すれば、少なくとも配線基板の大きさだけ広げる必要があるため、およそ配線基板の拡がり分だけ、拡げた面積の伝熱部材を用いても、必要以上に半導体装置の容積は大きくならない。

また、前記実施例では、LSIチップ4をエポキシ樹脂8により樹脂封止したものであるが、どのエポキシ樹脂は熱硬化性樹脂であり通常状態では固体化している。そのため、LSIチップへの電気信号印加時に、LSIチップの発熱によるLSIチップ4と配線基板3と伝熱部材6との各々の熱膨張係数の違いによる熱歪発生のおそれがあるものである。

しかしながら、この封止用樹脂として、液状の

シリコーングルやウレタングル(urethane gel)などのグル状樹脂を用いた他の実施例の半導体装置とすることにより、上記した熱亜発生による半導体装置の電気特性劣化が防止でき、また半導体装置の不良発生や破損事故が防止できる。

〔実施例2〕

第2図は、本発明の他の実施例2であるマルチチップモジュール構造の半導体装置を示す断面図、第3図はその分解斜視図である。

次に、本発明の半導体装置の他の実施例2について説明する。第2図～第3図には、実施例1の半導体装置1を適用したマルチチップモジュール(multi chip module)構造の半導体装置が示してある。

上記マルチチップモジュール構造の半導体装置16は、その裏面に外部端子であるピン9が付けられたムライトからなるパッケージ基板10すなわちピングリッドアレイ形式のパッケージ配線基板10の上面に、複数の上記半導体装置1が取付けられている。本実施例の場合は、縦横に8行

の半導体装置16の実装基板の役割をはたしている。

ヒートシンク11と伝熱部材15との関係は、第2図においては、互いに接触している図表示となっているが、実際のものは、ヒートシンク11の数個所に取り付けてあるスプリングの他端が伝熱部材15に接触してなり、ヒートシンク11と伝熱部材15との横方向の間には小さな間隙が設けてある。したがって、ヒートシンク11と伝熱部材15との熱膨張率の相違にもとづくこれらの各々の横方向の位置ずれが発生し、それらの熱変形を吸収する構造となっている。

第2図～第3図に示したマルチチップモジュール構造の半導体装置16の製造方法は、次のとおりである。

ピングリッドアレイ形式のパッケージ配線基板10に実施例1に示した半導体装置1を取り付ける。この場合は、縦8列横8列の計64個の半導体装置1を基板10に取り付ける。

ついで、伝導部材15をヒートシンク11に挿

8列マトリックス状に64個取り付けている。この半導体装置1は、上記基板10に形成されている電極(図示せず)に電気的に接続されている。また、上記基板10の周縁部には、銅(Cu)からなるヒートシンク(放熱手段)11がろう材12で取付けられている。

上記ヒートシンク11は、そこに形成されている連通孔13に冷却水を流す水冷式であり、その裏面には歯状の突起14が形成されている。そして、このヒートシンク11と複数個の半導体装置1との間に、銅からなる歯状の伝熱部材(放熱手段)15が介挿入されている。したがって、上記マルチチップモジュール構造の半導体装置では、実装されている半導体装置1から発生する熱は、シリコンカーバイド基板6から伝熱部材15を介在してヒートシンク11へ伝導され、その熱がヒートシンク11の外方へ放熱することができるものである。なお、第3図において17はプリント配線基板を示したものであり、このプリント配線基板17はマルチチップモジュール構造

入したものに上記半導体装置1が取り付けられているパッケージ配線基板10を載置し、そのヒートシンク11の周辺部の基板10との間にろう材12を介在させてペーク炉などの熱処理装置を用いてろう材12を溶融させてヒートシンク11を基板10に取り付けてマルチチップモジュール構造の半導体装置16を製作する。

本実施例のマルチチップモジュール構造の半導体装置16は、個別状態でプローブ検査、寿命試験等を終えた高信頼度の半導体装置1を組み込むことができる。また、マルチチップモジュール構造の半導体装置16において、その動作使用時などにおいて複数個の半導体装置1のうち、どれかが不良品となつたとしても、それは、ヒートシンク11を基板10から取り外して、その不良品の半導体装置1を良品の半導体装置1と取り替えることにより容易に正常動作をするマルチチップモジュール構造の半導体装置16とすることができます。

さらにまた、LSIチップよりも広面積の熱

伝導板4としており、かつその熱伝導板4を伝熱部材15に接触させ、この伝熱部材15がヒートシンク11に接触していることより、LSIチップ4から発生する熱を効率よく外方へ放熱することができる。

本実施例1または実施例2によれば以下の効果を得ることができる。

- (1) チップキャリア型半導体装置に搭載したLSIチップ4の電極非形成正面に、シリコンカーバイド基板6をろう材7で取付け、LSIチップ4とLSIチップよりも広い面積のシリコンカーバイド基板6とを熱的に接続することにより、該シリコンカーバイド基板6が熱伝導性に優れていると共にLSIチップ4よりも広い放熱面積をもっているので、上記LSIチップ4に発生した熱を電極非形成正面の側から、効率良く放散させることができるとなる。
- (2) 上記(1)により、放熱性の高いチップキャリア型半導体装置を提供できる。
- (3) 上記半導体装置をヒートシンク11を備えた

わせて接触するものであってもよい。

前記実施例の半導体装置については、その具体的な構造および形成材料は所期の目的を達成できる範囲で種々変更可能であることはいうまでもない。このことは、第1図に示した半導体装置または第2図～第3図に示したマルチチップモジュール構造の半導体装置についても、その構造等は種種変更できることはいうまでもない。

以上の説明では主として本発明者によってなされた発明をその背景となつた利用分野であるチップキャリア型半導体装置に適用した場合について説明したが、これに限定されるものではなく、たとえば、LSIチップ4をパッケージ基板等のベレット取付配線基板に直接取付けるものに適用しても有効な技術である。

[実施例3]

第4図は本発明による他の実施例2である半導体装置19を示す概略断面図である。概略は実施例1の半導体装置1と同様であり、相違は本実施例3ではキャップ20を使用している点である。

マルチチップモジュール構造の半導体装置において、該ヒートシンク11と上記半導体装置のシリコンカーバイド基板6とを伝熱部材15を介在させて熱伝導可能に接続した状態で実装することにより、上記マルチチップモジュールの放熱を確実に行うことができ、熱伝導の信頼性が向上されたマルチチップモジュールを提供できる。

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

たとえば、実施例ではLSIチップ4とシリコンカーバイド基板6との熱伝導接続を金一錫ろう材7を介して達成した例を示したが、これに限るものでないことはいうまでもなく、同様の目的を達成できる接合材料であれば、いかなるものをも利用できることはいうまでもない。また、必ずしも接合材を使用しなければならないものではなく、熱伝導性の良好な接続が可能であれば単に重ね合

本実施例2の半導体装置は、アルミナ等のセラミックからなる配線基板(ベレット取付基板)3を有している。この配線基板3の上面には、半導体素子ベレットであるLSIチップ4がろう材からなるCCBバンプ電極5を介して取付けられており、上記基板3の周縁部上面には、その断面がコ字状のアルミニウム、銅含有のタンクステン等の金属、もしくはSiCセラミックからなるキャップ20がろう材からなる接合層21を介して取付けられている。キャップ20は、その底の高さがLSIチップ4の上面よりやや浅くなるようにされている。それ故に、前記LSIチップ4の上面(一正面)は上記キャップ20の裏面に、ほぼ接触(一致)され、それでも生じる僅かな間隙にろう材からなる充填層(間隙充填用金属)7が形成され、加工精度を超えた表面の凹凸により生じる微小空間であっても完全に排除されている。したがって、ベレット4の上面はキャップ20の裏面に対して互いに密着可能となっている。

また、上記半導体装置では、その実装を前記配

線基板3の裏面に形成されたろう材からなる実装用バンプ2を介して実装基板(図示せず)に面付けして行うものである。この実装用バンプ2は、前記CCBバンプ5に化成的に接続されている。

本実施例2においては、CCBバンプ5、接合層21、充填層7および実装用バンプ2がそれぞれろう材で形成されている。その溶融温度は、CCBバンプ5が最も高く、接合層21と充填層7とはほぼ同一である。そして、実装用バンプ2は最も低い溶融温度を有している。したがって、他のろう材部を溶融させることなく、上記実装を達成することができる。

ろう材としては、たとえば半田があり、鉛(Pb)と錫(Sn)の混合比を調製してその溶融温度を調製することができる。なお、ろう材のねれ性が小さい場合や無い場合には、その場所にねれ性の良い材料を被覆する等、通常の技術を用いてその表面のねれ性の改善を行う。

本実施例2の半導体装置は、次のようにして製

造することができる。

すなわち、まず配線基板3の所定位臍に、LSIチップ4をCCBバンプ5を溶融して取付ける。次いで、ペレット4の上面とキャップ20裏面との間にろう材を介在させ、また配線基板3とキャップ20の下端部との間にもほぼ同温度で溶融するろう材を介在させる。この状態で、全体を上記ろう材の溶融温度以上であってCCBバンプ5が溶融しない温度に加熱し、上記2箇所におけるろう材を溶融することにより、接合層21によるキャップ20の取付けと同時に該キャップ20の裏面とペレット4との充填層7による接合をも達成できる。その際、接合層21が溶融しているためペレット4の上面にキャップ20の裏面が結合する位置までキャップ20が降下する。したがって、該ペレットの上面の高さで、接合層21の厚さが自ずと決定される。

このように、本実施例によれば実施例1の半導体装置1の諸効果に追加して以下の効果を得ることができる。

(1) ペレット取付用配線基板3に面付けされた半導体素子ペレット4の一主面とキャップ20裏面とをほぼ一致させて密着可能とし、かつ両面間に存在する僅かな間隙にろう材を充填することにより、動作時にペレットに発生した熱を効率良くキャップへ伝えることができる。

(2) 上記(1)により、配線基板3への経路に加え、キャップ20方向への放熱経路を確保できるので、半導体装置の放熱性を大幅に向上することができる。

(3) ペレット4の上面とキャップ20の裏面との間の充填層7と、キャップ20の下端部と配線基板3との間の接合層21を、それぞれほぼ同温度で溶融するろう材で形成することにより、前記(1)に記載した半導体装置を容易に製造できる。

[実施例4]

第5図は、本発明の他の実施例4であるマルチチップモジュール構造の半導体装置を示す断面図である。

この半導体装置22は、実施例3の半導体装置

19を複数個組み込んだマルチチップモジュール構造のものであり、実施例2のマルチチップモジュール構造の半導体装置16とはほぼ同一のものであり、相違は実施例2における半導体装置1を実施例3の半導体装置19と差し替えたものである。

本実施例4の構造及び作用効果の特長は、実施例3と実施例2の構造の特長及び作用効果の特長を兼ね備えたものである。

[実施例5]

第6図は本発明によるさらに他の実施例5である半導体装置30を示す概略断面図である。

本実施例3の半導体装置30は、前記実施例3のものとはほぼ同一であるが、外部端子として第4図に示す実装用バンプ2の代わりにピン31が取付けられた、いわゆるビングリッドアレイ型パッケージからなるものである。

本実施例5においても、前記実施例3の場合と同じ効果が得られる。さらに加えて、実装用外部リードがピン形状であるため、種々の実装方式に適用できるものである。

〔実施例6〕

第7図は、本発明の他の実施例6であるマルチチップモジュール構造の半導体装置32を示す断面図である。

この半導体装置32は、実施例5の半導体装置30を複数個組み込んだマルチチップモジュール構造のものであり、実施例2のマルチチップモジュール構造の半導体装置16とはほぼ同一のものであり、相違は、実施例2における半導体装置1を実施例5の半導体装置30と差し替えたものである。

本実施例6の構造及び作用効果の特長は、実施例5と実施例2の構造の特長及び作用効果の特長を兼ね備えたものである。

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

たとえば、実施例3と実施例5では半導体素子

また、実際の使用時には、キャップ20の上面に放熱フィン等を取付け、その放熱を促す等の通常の技術を用い、さらに放熱性能を高めることができることはいうまでもない。

さらに、配線基板3上には、複数の半導体ペレットを搭載することも可能である。実施例のようにペレット4の上面(裏面)によってキャップ20の高さを規制する場合は、ペレット4を構成するシリコンの熱膨張係数が金属からなるキャップ20のそれよりも小さいので、キャップ20の接合後の熱収縮によってパンプ電極5に圧縮応力が加えられることとなる。その結果として、実使用時のパンプ電極の接続信頼性が向上される。

以上の説明では主として本発明者によってなされた発明をその利用分野である実装用パンプを介して面付け実装を行うパッケージ型式のものや、いわゆるピングリッドアレイ型パッケージ型式の半導体装置に適用した場合について説明したが、それに限定されるものではなく、たとえば、パッケージをキャップで封止する型式の半導体装置で

ペレット4の上面とキャップ20の裏面との間にろう材からなる充填層7を形成した例について説明したが、必ずしもこれに限るものでない。確かに、充填層7を介在させることにより、加工精度を超えた表面の凹凸に起因する間隙をも塞ぐことができる。それ故、充填層7を介在させることが望ましい。しかし、ペレット上面およびキャップ裏面の平坦度が高い場合には、充填層7を介在させなくともLSIチップ4とキャップ20とを直ね合わせただけでも十分な放熱性を確保することができるものである。

また、充填層7を介在させる場合には、それを構成するろう材が、接合層21を構成するそれとは異同温度の溶融温度であるものについて説明したが、これに限らず、充填層7を構成するろう材の溶融温度が低い場合であってもよい。なお、全体構造または各構成部材の具体的形状、材料等は、実施例に示したものに限らず、種々変更可能であることはいうまでもない。

あれば、如何なるものにも適用して有効である。

実施例1～実施例6によって具体的に詳述した本発明の半導体装置は、その好適用例として大型コンピュータがある。

大型コンピュータでは、高速動作が処理能力に大きく影響し、処理能力向上のために遅延時間の短縮、熱特性の向上による消費電力の実質的向上による大容量化を図る必要性が強い。速度向上の要求を満たすためには、回路方式技術上の工夫も重要であるが、それと並行して、実装技術、冷却技術も極めて重要であり、LSIチップ、高密度マルチチップモジュール、大型プリント配線基板、ボード間配線など、実装の各面においてコンピュータの高速動作を達成するための工夫が必要である。

実施例2、実施例4、実施例6のマルチチップモジュール構造の半導体装置は、実施例1、実施例3、実施例5の個別半導体装置を8行8列に配置し計64個実装したものである。実施例1、3、5の半導体装置に組み込まれているLSIチップ

は 8 mm × 8 mm の四角形の半導体素子ベレットで、バンプ電極数は総計 600 個程度あり、その内訳は入出力用バンプ電極数が 300 個、電源用バンプ電極数が 150 個、グランド用バンプ電極数が 150 個程度、上記 1 辺が 8 mm の四角形の LSI チップ表面に配置されている。隣接するバンプ電極間の距離は約 240 μm 程度であり、現状のプローブ針接触による各バンプ電極に電気的信号を入出力させることはできないものである。なんとなれば現状のプローブ針による各バンプ電極に電気的信号を入出力させるには、バンプ電極間距離が少なくとも 450 μm 程度以上必要であるからである。したがって本発明においては、プローブ針接触による電気測定可能なバンプ電極間距離 450 μm 以上のバンプ電極を有する配線基板を使用し、この配線基板に上記 LSI チップを搭載した構造を採用している。そしてこの配線基板の大きさに相当する大きな熱伝導板を LSI チップに配置してなるものである。配線基板および熱伝導板の大きさは LSI チップの大きさが 8 mm ×

8 mm の場合、10.5 mm × 10.5 mm の四角形状のものが使用される。

本実施例 2, 4, 6 のマルチチップモジュール構造の半導体装置の消費電力は、規格が 21 W 程度、最大消費電力が 29 W 程度のものである。

本発明は、特殊な熱放散構造の実装構造を採用していることより、本発明のマルチチップモジュール構造の半導体装置を縦横に複数個実装基板に組み込んだコンピュータの構造をとることができ、その場合でも熱放散性にすぐれているため、高速動作で大容量の処理能力が大きなコンピュータを提供することができる。

〔発明の効果〕

本発明は、半導体装置及びその製造方法に関し、プローブ針接触による電気的信号の入出力ができる配線基板を用いてそれに LSI チップを搭載し、LSI チップよりも大きな面積を有する熱伝導板を LSI チップに重ね合わせたりあるいはろう材により取り付けそれをもって、プローブ針接触による電気的信号の入出力を可能とし、検査、測定、

動作試験 etc を行なうことができる構造とともに、放熱特性を大幅に向上したものである。また、本発明は、大型コンピュータ用の半導体装置として、高速動作と大容量処理能力を可能としたマルチチップモジュール構造の半導体装置をも提供するものであり、プローブ針検査、測定、動作試験を可能とすると特に放熱特性を大幅に向上したマルチチップモジュール構造の実装形態をもつてバイスである。

4. 図面の簡単な説明

第 1 図は、本発明の一実施例 1 を示す半導体装置の概略断面図。

第 2 図は、本発明の他の実施例 2 を示すマルチチップモジュール構造の半導体装置を示す概略断面図。

第 3 図は、第 2 図に示す半導体装置の分解図。

第 4 図は、本発明の他の実施例 3 を示す半導体装置の概略断面図。

第 5 図は、本発明の他の実施例 4 を示すマルチチップモジュール構造の半導体装置を示す概略断

面図。

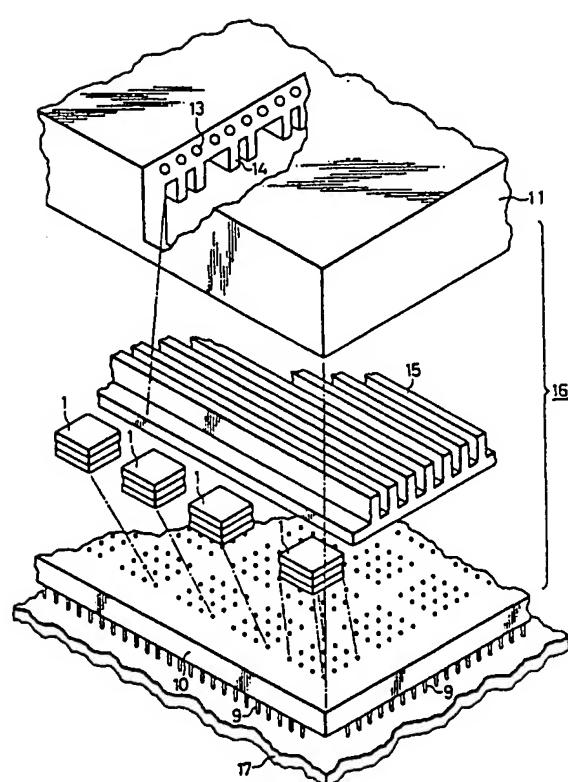
第 6 図は、本発明の他の実施例 5 を示す半導体装置の概略断面図。

第 7 図は、本発明の他の実施例 6 を示すマルチチップモジュール構造の半導体装置を示す概略断面図である。

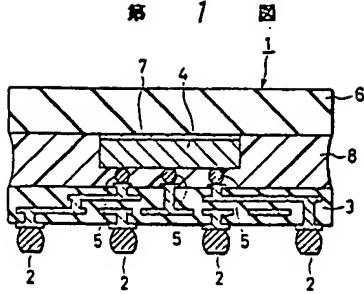
1…半導体装置、2…バンプ電極、3…ムライト(セラミック)基板、4…フリップチップ、5…バンプ電極、6…シリコンカーバイド(SiC)基板、7…ろう材、8…エポキシ樹脂、9…ピン、10…基板、11…ヒートシンク(放熱手段)、12…ろう剤、13…連通孔、14…歯齒状の突起、15…歯齒状の伝熱部材(放熱手段)。

代理人 弁理士 小川勝男

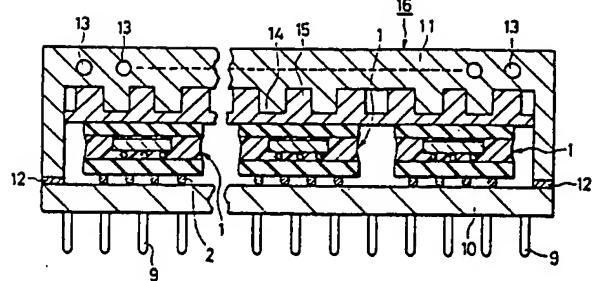
第3図



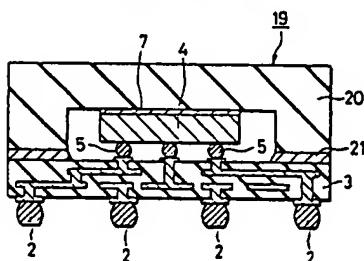
第1図



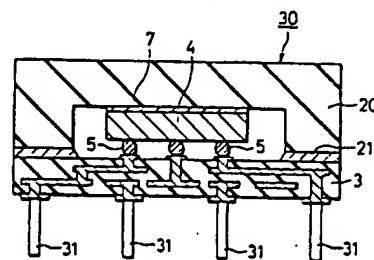
第2図



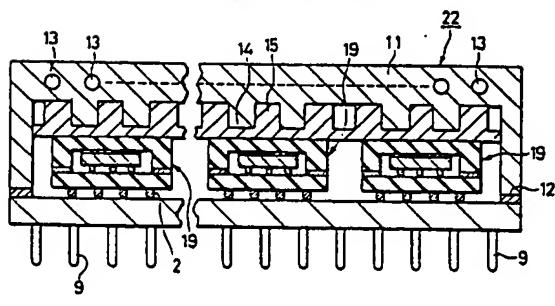
第4図



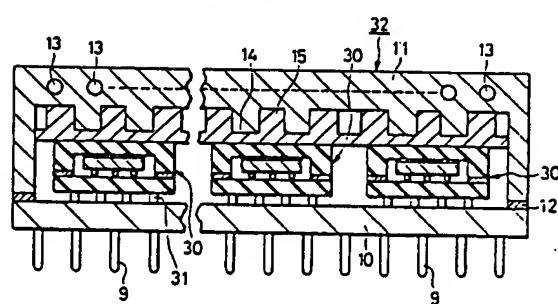
第6図



第5図



第7図



第1頁の続き

②発明者 細坂 啓 東京都青梅市今井2326番地 株式会社日立製作所デバイス
開発センター内

②発明者 曽我 太佐男 茨城県日立市久慈町4026番地 株式会社日立製作所日立研
究所内